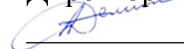


МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное образовательное учреждение высшего образования
«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

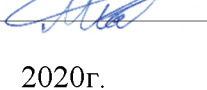
УТВЕРЖДАЮ

Директор ИШИТР

 Д.М. Сонькин
« 25 » июня 2020 г

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
ПРИЕМ 2017 г.
ФОРМА ОБУЧЕНИЯ очная

Проектирование микропроцессоров			
Направление подготовки/ специальность	09.03.01 Информатика и вычислительная техника		
Образовательная программа (направленность (профиль))	Информатика и вычислительная техника		
Специализация	Вычислительные машины, комплексы, системы и сети		
Уровень образования	высшее образование - бакалавриат		
Курс	4	семестр	7
Трудоемкость в кредитах (зачетных единицах)	6		
Виды учебной деятельности	Временной ресурс		
Контактная (аудиторная) работа, ч	Лекции	32	
	Практические занятия	0	
	Лабораторные занятия	48	
	ВСЕГО	80	
Самостоятельная работа, ч		136	
ИТОГО, ч		216	

Вид промежуточной аттестации	Экзамен	Обеспечивающее подразделение	ОИТ ИШИТР
Заведующий кафедрой - руководитель отделения на правах кафедры			Шерстнёв В.С.
Руководитель ООП			Погребной А.В.
Преподаватель			Мыцко Е.А.

2020г.

1. Цели освоения дисциплины

Целями освоения дисциплины является формирование у обучающихся определенного ООП (п. 6. Общей характеристики ООП) состава компетенций для подготовки к профессиональной деятельности.

Код компетенции	Наименование компетенции	Результаты освоения ООП	Составляющие результатов освоения (дескрипторы компетенции)	
			Код	Наименование
ОПК(У)-4	Способен участвовать в настройке и наладке программно-аппаратных комплексов	Р2	ОПК(У)-4В3	Владеть опытом решения схемотехнических задач и составления временных диаграмм
			ОПК(У)-4У3	Уметь разрабатывать и читать схемы и временные диаграммы работы цифровых устройств.
			ОПК(У)-4З3	Знать принципы построения, параметры и характеристики логических элементов и функциональных узлов комбинационного и последовательностного типа.
ПК(У)-2	Способен разрабатывать компоненты аппаратно-программных комплексов и баз данных, используя современные инструментальные средства и технологии программирования	Р4	ПК(У)-2В3	Владеет навыками разработки поведенческого описания моделей стандартных ячеек библиотеки
			ПК(У)-2У3	Умеет проводить описание моделей стандартных элементов на поведенческом языке
			ПК(У)-2З3	Знает языки поведенческого описания цифровых компонентов и логических функций
			ПК(У)-2В9	Владеет навыками размещения элементов электрических схем стандартных ячеек библиотеки
			ПК(У)-2У9	Умеет читать электрические схемы
			ПК(У)-2З9	Знает основные принципы построения электрических схем простейших элементов

2. Место дисциплины (модуля) в структуре ООП

Дисциплина относится к вариативной части Блока 1 учебного плана образовательной программы.

3. Планируемые результаты обучения по дисциплине

После успешного освоения дисциплины будут сформированы результаты обучения:

Планируемые результаты обучения по дисциплине		Компетенция
Код	Наименование	
РД 1	Знать принципы работы и построения цифровых функциональных узлов. Уметь на языке описания аппаратуры разрабатывать и тестировать цифровые функциональные узлы. Владеть опытом разработки, тестирования и организации взаимодействия друг с другом цифровых функциональных узлов.	ПК(У)-2
РД 2	Знать основные принципы архитектуры микропроцессора, систему команд и форматы команд MIPS, принципы трансляции команд ассемблера в машинный язык. Уметь разрабатывать управляющие программы на языках высокого уровня и ассемблера, понимать принципы трансляции команд ассемблера в машинный код. Владеть опытом трансляции команд ассемблера в машинный код, разработки управляющих программ на языке ассемблера для микропроцессора MIPS.	ПК(У)-2
РД 3	Знать принципы построения одноклапных, многоклапных и конвейрных микропроцессоров. Уметь разрабатывать микропроцессоры и тестовые окружения. Владеть опытом разработки и тестирования микропроцессоров MIPS.	ОПК(У)-4

Оценочные мероприятия текущего контроля и промежуточной аттестации представлены в календарном рейтинг-плане дисциплины.

4. Структура и содержание дисциплины

Основные виды учебной деятельности

Разделы дисциплины	Формируемый результат обучения по дисциплине	Виды учебной деятельности	Объем времени, ч.
Раздел (модуль) 1.	РД1	Лекции	8

Разделы дисциплины	Формируемый результат обучения по дисциплине	Виды учебной деятельности	Объем времени, ч.
Цифровые функциональные узлы		Лабораторные занятия	16
		Самостоятельная работа	45
Раздел (модуль) 2. Архитектура микропроцессора	РД2	Лекции	10
		Лабораторные занятия	16
		Самостоятельная работа	45
Раздел (модуль) 3. Микроархитектура микропроцессора	РД3	Лекции	14
		Лабораторные занятия	16
		Самостоятельная работа	46

Содержание разделов дисциплины:

Раздел 1. Цифровые функциональные узлы

Арифметические схемы: сложение, вычитание, компараторы, АЛУ, схемы сдвига и циклического сдвига, умножение и деление. Представление чисел с фиксированной и плавающей запятой. Функциональные узлы последовательностной логики: счётчики, сдвигающие регистры. Матрицы памяти: динамические, статические, регистровые файлы, ПЗУ.

Темы лекций:

1. Введение. Арифметические основы построения процессора. Способы представления чисел. Представление чисел с фиксированной и плавающей запятой: диапазон, точность. Прямой обратный и дополнительный коды. Выполнение операций сложения и вычитания в дополнительном коде. Системы счисления. Перевод чисел, представленных в 2k-х системах счисления – 4 часа.
2. Логические основы построения процессора. Основные понятия алгебры логики. Функции алгебры логики (ФАЛ). Элементарные логические функции. Основные эквивалентности. Способы представления ФАЛ: таблица истинности, совершенные нормальные формы. Функционально-полные системы элементарных логических функций – 4 часа.

Названия лабораторных работ:

1. Реализация арифметических блоков на языке описания аппаратуры – 6 часа.
2. Реализация функциональных узлов последовательностной логики на языке описания аппаратуры – 6 часа.
3. Реализация матриц памяти на языке описания аппаратуры – 4 часа.

Раздел 2. Архитектура микропроцессора

Понятие инструкций, операндов. Основы языка ассемблер и машинного кода для микропроцессора MIPS. Система и форматы команд микропроцессора MIPS. Основы программирования процессора MIPS: арифметические/логические инструкции, переходы, условные операторы, циклы, массивы, вызовы функций, режимы адресации, карта памяти, трансляция и запуск программы.

Темы лекций:

1. Принципы Неймана, как теоретические основы построения процессора. Принципы Неймана построения. Структура классического процессора. Назначение и взаимосвязь ее основных устройств (УУ, ЗУ, АЛУ). Структура классического

- процессора: физическое и логическое адресное пространство. Символическое и машинное представление. Команды и данные – 2 часа.
2. Блок операций - арифметико-логическое устройство. Назначение. Особенности построения АЛУ для выполнения различных арифметических операций. Устройство управления: назначение, принципы построения. Структурная схема УУ с жесткой логикой – 2 часа.
 3. Запоминающие устройства. Назначение, основные параметры, классификация. Иерархическая структура ЗУ современных ЭВМ – 2 часа.
 4. Устройство управления. Устройство управления: назначение, принципы построения. Структурная схема УУ с жесткой логикой. Структурная схема микропрограммного УУ. Взаимодействие основных узлов и устройств при автоматическом выполнении команды – 4 часа.

Названия лабораторных работ:

1. Изучение арифметических/логических инструкций языка ассемблер MIPS – 4 часа.
2. Изучение инструкций переходов, условных операторов, циклов языка ассемблер MIPS – 4 часа.
3. Работа с массивами, функциями на языке ассемблер MIPS – 4 часа.
4. Изучение режимов адресации и карт памяти микропроцессора MIPS – 4 часа.

Раздел 3. Микроархитектура микропроцессора

Микроархитектуры MIPS. Анализ производительности. Однотактный процессор: однотактный тракт данных, однотактное устройство управления, дополнительные команды, анализ производительности. Многотактный процессор: многотактный тракт данных, многотактное устройство управления, дополнительные команды, оценка производительности. Конвейерный процессор: конвейерный тракт данных, конвейерное устройство управления, разрешение конфликтов управления в конвейере, дополнительные команды, оценка производительности.

Темы лекций:

1. Разработка способов адресации операндов. Физическое и логическое адресное пространство. Понятие адресности и адресации. Режимы адресации. Формирование физического адреса в реальном режиме работы в различных режимах адресации – 2 часа.
2. Проектирование функциональной схемы процессора. Структура классического процессора, Блок управления командами, Регистр команды, Счетчик команд. Буферные регистры и регистр исполнительного адреса. Распределитель импульсов цикла. Реализация команд перехода – 4 часа.
3. Схемотехническое проектирование основных устройств процессора – 4 часа.
4. Реализация микропроцессора на ПЛИС – 4 часа.

Названия лабораторных работ:

5. Реализация однотактного микропроцессора на языке описания аппаратуры – 8 часа.
6. Тестирование однотактного микропроцессора – 8 часа.

5. Организация самостоятельной работы студентов

Самостоятельная работа студентов при изучении дисциплины (модуля) предусмотрена в следующих видах и формах:

- Работа с лекционным материалом, поиск и обзор литературы и электронных источников информации по индивидуально заданной проблеме курса;
- Работа в электронном курсе (изучение теоретического материала, выполнение индивидуальных заданий и контролирующих мероприятий и др.);
- Изучение тем, вынесенных на самостоятельную проработку;
- Подготовка к лабораторным работам, к практическим и семинарским занятиям;
- Подготовка к оценивающим мероприятиям;

6. Учебно-методическое и информационное обеспечение дисциплины

6.1. Учебно-методическое обеспечение

Основная литература

1. Дэвид, М. Х. Цифровая схемотехника и архитектура компьютера / М. Х. Дэвид, Л. Х. Сара. — Москва : ДМК Пресс, 2017. — 792 с. — ISBN 978-5-97060-522-6. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/97336> (дата обращения: 20.05.2017). — Режим доступа: для авториз. пользователей.
2. Дэвид М. Харрис, Сара Л. Харрис - Цифровая схемотехника и архитектура компьютера. Дополнение по архитектуре ARM. М.: ДМК Пресс, 2019. – 356 с. ISBN 978-5-97060-650-6. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/111431> . (дата обращения: 04.05.2019). — Режим доступа: для авториз. пользователей.

Дополнительная литература

1. Чередов, Андрей Дмитриевич. Организация ЭВМ и систем : учебное пособие / А. Д. Чередов; Национальный исследовательский Томский политехнический университет (ТПУ), Институт дистанционного образования (ИДО). — 3-е изд., перераб. и доп.. — Томск: Изд-во ТПУ, 2011. — 200 с.: ил..
2. Пухальский, Геннадий Иванович Проектирование цифровых устройств : учебное пособие / Г. И. Пухальский, Т. Я. Новосельцева. — СПб.: Лань, 2012. — 889 с. Доступ к URL: <https://e.lanbook.com/book/68474>. (дата обращения: 20.05.2017). — Режим доступа: для авториз. пользователей.

6.2 Информационное обеспечение

Internet-ресурсы (в т.ч. в среде LMSMOODLE и др. образовательные и библиотечные ресурсы):

1. Электронный курс «Программирование на языках описания аппаратуры». Режим доступа: <http://stud.lms.tpu.ru/course/view.php?id=2030>
2. Электронный курс «Схемотехника ЭВМ». Режим доступа: <https://stud.lms.tpu.ru/course/view.php?id=854>

Профессиональные базы данных и информационно-справочные системы доступны по ссылке: <https://www.lib.tpu.ru/html/irs-and-pdb>

Используемое лицензионное программное обеспечение (в соответствии с **Перечнем лицензионного программного обеспечения ТПУ¹**):

1. Microsoft Word 2010 (сетевой ресурс var.tpu.ru)
2. Microsoft PowerPoint 2010 (сетевой ресурс var.tpu.ru)
3. Proteus 8 Professional (сетевой ресурс var.tpu.ru)

¹- <http://portal.tpu.ru:7777/standard/design/samples/Tab5>

4. Altium Designer (сетевой ресурс var.tpu.ru)
5. Quartus II 9.0 Web Edition (сетевой ресурс var.tpu.ru)
6. Visual Studio 2013 (сетевой ресурс var.tpu.ru)

7. Особые требования к материально-техническому обеспечению дисциплины

№	Наименование специальных помещений	Наименование оборудования
1.	Аудитория для проведения учебных занятий всех типов, курсового проектирования, консультаций, текущего контроля и промежуточной аттестации. 634028, Томская область, г. Томск, Ленина проспект, д. 2 410	IP-камера купольная стационарная D-Link DCS-6210 - 1 шт.;Экран проекционный с электроприводом Lumien Master Control(LMC-100108) 153x203 см - 1 шт.;Комплект громкоговорителей —APART SDQ5PIR-W и Врезная проводная панель удаленного управления APART ACPR - 1 шт.; Доска аудиторная настенная - 1 шт.;Шкаф для документов - 1 шт.;Комплект учебной мебели на 26 посадочных мест; Компьютер - 1 шт.; Проектор - 1 шт.
2.	Аудитория для проведения учебных занятий всех типов, курсового проектирования, консультаций, текущего контроля и промежуточной аттестации (компьютерный класс). 634028, Томская область, г. Томск, Ленина проспект, д. 2 402А	Доска аудиторная настенная - 1 шт.; Компьютер - 12 шт.
3.	Аудитория для проведения учебных занятий всех типов, курсового проектирования, консультаций, текущего контроля и промежуточной аттестации (компьютерный класс). 634028, Томская область, г. Томск, Ленина проспект, д. 2 403Б	Доска аудиторная настенная - 1 шт.;Комплект учебной мебели на 12 посадочных мест; Компьютер - 12 шт.

Рабочая программа составлена на основе Общей характеристики образовательной программы по направлению 09.03.01 Информатика и вычислительная техника / специализации «Вычислительные машины, комплексы, системы и сети» (приема 2017 г., очная форма обучения).

Разработчик(и):

Должность	Подпись	ФИО
Доцент ОИТ		Мыцко Е.А.

Программа одобрена на заседании кафедры Информационных систем и технологий (протокол от «29» мая 2017г. № 4).

Заведующий кафедрой-руководитель
отделения на правах кафедры
к.т.н., доцент

 /Шерстнёв В.С. /

Лист изменений рабочей программы дисциплины:

Учебный год	Содержание /изменение	Обсуждено на заседании (протокол)
2018/2019 учебный год	1. Обновлено программное обеспечение 2. Обновлен состав профессиональных баз данных и информационно-справочных систем 3. Обновлено содержание разделов дисциплины 4. Обновлен список литературы, в том числе ссылок ЭБС 5. Изменена система оценивания	от 28.08.2018г. № 7
2019/2020 учебный год	1. Обновлено программное обеспечение 2. Обновлен состав профессиональных баз данных и информационно-справочных систем 3. Обновлено содержание разделов дисциплины 4. Обновлен список литературы, в том числе ссылок ЭБС	от 28.06.2019 г. № 13
2020/2021 учебный год	1. Обновлено программное обеспечение 2. Обновлен состав профессиональных баз данных и информационно-справочных систем 3. Обновлено содержание разделов дисциплины 4. Обновлен список литературы, в том числе ссылок ЭБС	от 01.09.2020 г. № 19